

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-244663

(43)Date of publication of application : 02.09.1994

(51)Int.Cl.

H03G 5/16

H03F 3/217

H03G 3/30

// H04B 1/38

(21)Application number : 05-230359

(71)Applicant : PHILIPS ELECTRON NV

(22)Date of filing : 16.09.1993

(72)Inventor : SAYERS ANTHONY D

(30)Priority

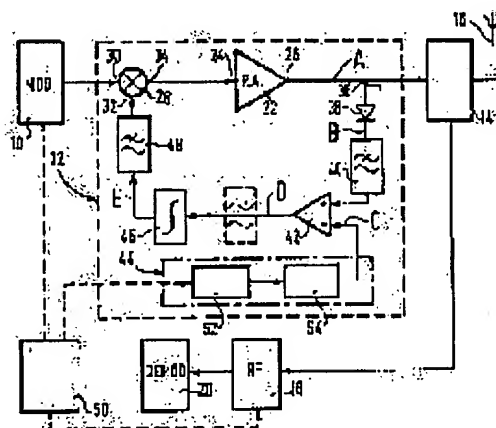
Priority number : 92 9219825 Priority date : 18.09.1992 Priority country : GB

(54) POWER AMPLIFIER AND TRANSCEIVER INCLUDING THE SAME

(57)Abstract:

PURPOSE: To provide a power amplifier suitable for a transceiver for simplifying the amplitude profile of a radio frequency carrier wave, preventing the instantaneous diffusion of a frequency spectrum, and transmitting the burst of a signal according to a TDD or TDMA protocol.

CONSTITUTION: A feedback control loop surrounding almost a linear power amplifier 22 is used to forming the loading edge and trailing edge of a transmission burst. A modulated signal to be amplified is multiplied by the output of the control loop using a multiplier 28, and the product is supplied to a power amplifier 22. One part of the amplified signal is supplied to a detector 38, and the output is supplied to one input terminal of a differential amplifier 42, and a step-shaped reference signal with prescribed amplitude is supplied to the other input terminal of the amplifier 42. A generated difference signal is delayed through an integrator 46 and a low-pass filter 48, and the output signal of the control loop having the shape of a desired leading edge is generated.



LEGAL STATUS

[Date of request for examination] 13.09.2000

[Date of sending the examiner's decision of rejection] 06.01.2004

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-244663

(43)公開日 平成6年(1994)9月2日

(51)IntCl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 3 G 5/16	D	9067-5 J		
	B	9067-5 J		
H 0 3 F 3/217		8522-5 J		
H 0 3 G 3/30	B	7350-5 J		
// H 0 4 B 1/38		8949-5 K		

審査請求 未請求 請求項の数10 OL (全 5 頁)

(21)出願番号 特願平5-230359

(22)出願日 平成5年(1993)9月16日

(31)優先権主張番号 9 2 1 9 8 2 5 : 8

(32)優先日 1992年9月18日

(33)優先権主張国 イギリス (GB)

(71)出願人 592098322

フィリップス エレクトロニクス ネムローゼ フェンノートシャッブ

PHILIPS ELECTRONICS
NEAMLOZE VENNOOTSH
AP

オランダ国 5621 ベーアー アイन्दー
フェン フルーネヴァウツウェッハ1

(72)発明者 アンソニー デビッド セイヤース
イギリス国 サセックス クローレイ プ
ロードフィールド バカンス ローン 21

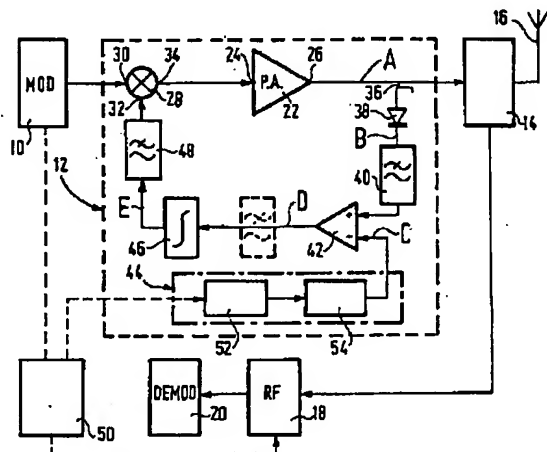
(74)代理人 弁理士 杉村 暁秀 (外5名)

(54)【発明の名称】 電力増幅器およびこれを含むトランシーバ

(57)【要約】 (修正有)

【目的】 無線周波搬送波の振幅プロフィールを簡単化して周波数スペクトルの瞬時拡散を防止して信号のバーストをTDDまたはTDMAプロトコルに従って伝送するトランシーバに好適な電力増幅器を提供する。

【構成】 送信バーストの立上がり縁および立下がり縁の成形にはほぼ線形の電力増幅器22を囲むフィードバック制御ループを用いる。増幅すべき変調された信号は乗算器28を用いる制御ループの出力によって乗算し、その積を電力増幅器22に供給する。増幅された信号の1部分を検出器38に供給してその出力を差動増幅器42の一方の入力端子に供給し、この増幅器の他方の入力端子には所定振幅のステップ状基準信号を供給する。発生した差信号は積分器46、低域通過フィルタ48を通して差信号を遅延して所望の立上がり縁の形状を有する制御ループの出力信号を発生する。



1

【特許請求の範囲】

【請求項1】 増幅すべき信号の入力端子および出力電力信号の出力端子を有し、且つ出力電力信号をサンプリングする手段を含む制御ループを有する電力増幅手段と、サンプルされた出力電力信号を検出する手段と、基準制御信号源と、検出された被サンプル出力電力および基準制御信号を比較する手段とを具える電力増幅器において、前記制御ループはさらに前記比較手段および低域通過フィルタ手段の出力を積分する手段を具え、且つ第1および第2信号入力端子並びに前記電力増幅手段に入力端子に結合された出力端子を有する乗算手段を設け、増幅すべき信号を使用時に前記第1信号入力端子に供給し、前記制御ループを前記第2信号入力端子に接続するようにしたことを特徴とする電力増幅器。

【請求項2】 前記基準制御信号源は所定振幅のステップ関数を発生する手段を具えることを特徴とする請求項9に記載の電力増幅器。

【請求項3】 送信手段と、受信手段と、これら送信手段および受信手段を制御する制御手段とを具え、前記送信手段は増幅すべき信号の入力端子および出力電力信号の出力端子を有し、且つ出力電力信号をサンプリングする手段を含む制御ループを有する電力増幅手段と、サンプルされた出力電力信号を検出する手段と、基準制御信号源と、検出された被サンプル出力電力および基準制御信号を比較する手段とを具えるトランシーバにおいて、前記制御ループはさらに前記比較手段および低域通過フィルタ手段の出力を積分する手段を具え、且つ第1および第2信号入力端子並びに前記電力増幅手段に入力端子に結合された出力端子を有する乗算手段を設け、増幅すべき信号を使用時に前記第1信号入力端子に供給し、前記制御ループを前記第2信号入力端子に接続するようにしたことを特徴とするトランシーバ。

【請求項4】 前記低域通過フィルタ手段は前記積分手段の出力端子と前記乗算手段の第2信号入力端子との間に結合するようにしたことを特徴とする請求項3に記載のトランシーバ。

【請求項5】 前記低域通過フィルタ手段を前記比較手段の出力端子および前記積分手段の入力端子間に結合するようにしたことを特徴とする請求項3に記載のトランシーバ。

【請求項6】 前記基準制御信号源は所定振幅のステップ関数を発生する手段を具えることを特徴とする請求項3～5の何れかの項に記載のトランシーバ。

【請求項7】 前記乗算手段は4象限乗算器を具えることを特徴とする請求項3～6の何れかの項に記載のトランシーバ。

【請求項8】 増幅すべき信号の入力端子および出力電力信号の出力端子を有し、且つ出力電力信号をサンプリングする手段を含む制御ループを有する電力増幅手段と、サンプルされた出力電力信号を検出する手段と、基

2

準制御信号源と、検出された被サンプル出力電力および基準制御信号を比較する手段とを具える送信機において、前記制御ループはさらに前記比較手段および低域通過フィルタ手段の出力を積分する手段を具え、且つ第1および第2信号入力端子並びに前記電力増幅手段に入力端子に結合された出力端子を有する乗算手段を設け、増幅すべき信号を使用時に前記第1信号入力端子に供給し、前記制御ループを前記第2信号入力端子に接続するようにしたことを特徴とする送信機。

10 【請求項9】 前記低域通過フィルタ手段は前記積分手段の出力端子と前記乗算手段の第2信号入力端子との間に結合するようにしたことを特徴とする請求項8に記載の送信機。

【請求項10】 前記基準制御信号源は所定振幅のステップ関数を発生する手段を具えることを特徴とする請求項8または9に記載の送信機。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は電力増幅器およびかかる電力増幅器を含む送信機並びにトランシーバに関するものである。

【0002】

【従来の技術】 かかる電力増幅器はDCS1800に標準規格化されたESTI仮協定（パーソナル無線通信回線網）に従って作動する送信機またはトランシーバに使用するのが好適である。

【0003】 時分割全二重および時分割多重アクセスプロトコルは、単一无線周波搬送波で二重通信路を設けるため、および単一无線周波搬送波を用いて多数の音声通信路を設けるためにデジタル移動およびコードレス通信システムにしばしば用いられている。かかるプロトコルにおける1つの問題点は無線周波信号がスイッチオンまたはスイッチオフされる際に信号の周波数スペクトルが瞬時的に拡散され、これにより隣接無線周波搬送波に干渉を生じるようになる。かかる周波数スペクトルの瞬時拡散は“スブラッタ”として既知である。

【0004】

【発明が解決しようとする課題】 この問題を解決するためには、無線周波搬送波の振幅プロファイルを送信機がスイッチオンされる際に注意深く成形する必要がある。この波形成形は出力信号の1部分を取り出し、これを基準信号と比較して検出を行い、その差を低域通過フィルタ処理し“誤り”信号を形成し、この信号を用いて電力増幅器の利得を制御することにより通常電力増幅器で行われる。波形成形を行う基準信号はROMから読出しデジタル-アナログ変換器に供給される一連のデジタル値から取出すことができる。かかる回路配置は英国特許願GB-A-2 220 808号の図5に記載されている。かかる既知の回路配置は満足に機能するが、比較的高価でバッテリー給電装置を設ける必要があり、電力を消費する欠点があ

3

る。

【0005】本発明の目的は無線周波搬送波の振幅プロフィールを単純化して周波数スペクトルの瞬時拡散を防止せんとするにある。

【0006】

【課題を解決するための手段】本発明は増幅すべき信号の入力端子および出力電力信号の出力端子を有し、且つ出力電力信号をサンプリングする手段を含む制御ループを有する電力増幅手段と、サンプルされた出力電力信号を検出する手段と、基準制御信号源と、検出された被サンプル出力電力および基準制御信号を比較する手段とを具える電力増幅器において、前記制御ループはさらに前記比較手段および低域通過フィルタ手段の出力を積分する手段を具え、且つ第1および第2信号入力端子並びに前記電力増幅手段に入力端子に結合された出力端子を有する乗算手段を設け、増幅すべき信号を使用時に前記第1信号入力端子に供給し、前記制御ループを前記第2信号入力端子に接続するようにしたことを特徴とする。

【0007】本発明の他の例は、送信手段、受信手段およびこれら送信手段および受信手段を制御する制御手段を具え、送信手段は増幅すべき信号の入力端子および出力電力信号の出力端子を有し、且つ出力電力信号をサンプリングする手段を含む制御ループを有する電力増幅手段と、サンプルされた出力電力信号を検出する手段と、基準制御信号源と、検出された被サンプル出力電力および基準制御信号を比較する手段とを具えるトランシーバにおいて、前記制御ループはさらに前記比較手段および低域通過フィルタ手段の出力を積分する手段を具え、且つ第1および第2信号入力端子並びに前記電力増幅手段に入力端子に結合された出力端子を有する乗算手段を設け、増幅すべき信号を使用時に前記第1信号入力端子に供給し、前記制御ループを前記第2信号入力端子に接続するようにしたことを特徴とする。

【0008】本発明のさらに他の例は、増幅すべき信号の入力端子および出力電力信号の出力端子を有し、且つ出力電力信号をサンプリングする手段を含む制御ループを有する電力増幅手段と、サンプルされた出力電力信号を検出する手段と、基準制御信号源と、検出された被サンプル出力電力および基準制御信号を比較する手段とを具える送信機において、前記制御ループはさらに前記比較手段および低域通過フィルタ手段の出力を積分する手段を具え、且つ第1および第2信号入力端子並びに前記電力増幅手段に入力端子に結合された出力端子を有する乗算手段を設け、増幅すべき信号を使用時に前記第1信号入力端子に供給し、前記制御ループを前記第2信号入力端子に接続するようにしたことを特徴とする。

【0009】低域通過フィルタ、積分器および乗算器を含む電力制御ループを設けることにより、基準波形を成形するために複雑なパルス成形回路を必要とすることはない。電力増幅手段とともに使用する制御ループは所定

4

値のステップ状基準波形を使用することができる。増幅された波形の成形は比較手段から出力を遅延する積分手段で部分的に行うようにする。積分手段からの出力は、出力を緩慢に立上がらせることができる乗算手段の第1入力端子の無線周波入力信号により乗算する。この電力増幅手段は充分な直線性を有し、その出力側に徐々に立上がる波形が確実に現われるようにする。

【0010】低域通過フィルタ手段は積分手段の出力端子および乗算手段の第2入力端子間または比較手段の出力端子および積分手段の入力端子間に結合することができる。これら位置の何れか一方に低域通過フィルタ手段を配置することによる利点は、これにより積分された波形を遅延して乗算手段に供給される信号の立上がり縁を徐々に立上がらせるようにすることである。

【0011】

【実施例】図面につき本発明の実施例を説明する。図1に示すトランシーバは変調器10を具え、その出力端子を電力増幅回路12に接続する。電力増幅回路12の出力端子を送受切換器14に接続し、この送受切換器14を増幅信号を伝送するアンテナ16に接続する。

【0012】このアンテナで受信した信号は送受切換器14により受信機の無線周波区分18に結合し、ここで周波数変換して復調器20に供給する。

【0013】電力増幅回路12は入力端子24および送受切換器14に結合された出力端子26を有する線形電力増幅器22を具える。また、第1入力端子30および第2入力端子32並びに出力端子34を有する乗算回路28を設け、その第1入力端子30を変調器10に接続するとともに出力端子34を電力増幅回路の入力端子24に結合する。

【0014】また、電力増幅回路12には線形電力増幅器22からの出力の1部分を導出する方向性結合器36を具えるフィードバック制御ループを設ける。この方向性結合器には出力信号の包絡線を検出す検出器38を設ける。この検出器38の出力側には低域通過フィルタ40を接続し、導出信号に含まれる広帯域雑音を除去し得るようにする。低域通過フィルタ処理された信号を比較器、即ち、差動増幅回路42の非反転入力端子に供給する。差動増幅回路42の反転入力端子には基準、即ち、制御信号源44を結合する。この制御信号は所望振幅のステップ関数を包含する。差動増幅回路42の出力端子にはその信号出力を積分する積分器46を結合する。積分器46の出力を低域通過フィルタ48でフィルタ処理して乗算回路28の第2入力端子32に供給する。

【0015】また、トランシーバの作動を制御する制御器50を設けて送信区分および受信区分をTDMA（時分割多元接続方式）フレームの適宜のタイムスロット中附勢し2つ以上の通信路周波数が有効である場合にこれら送信区分および受信区分を所望の周波数に同調し得るようにする。また、制御器50は送信機の出力電力をダ

5

イナミックに設定するように応答させることができる。この応答には幾つかの方法が既知である。例えば、基地局が出力電力制御メッセージを携帯/移動ユニットに送出し、および/またはトランシーバが受信した信号から無線信号強度表示(RSSI)を得るとともにそれ自体の出力電力を応答時に調整する手段を含み得るようにする。基準、即ち、制御信号源44は多数の所定の電力レベルを記憶するメモリ52と、制御器50からの好適な信号に応答してメモリ52から読出したデジタル値をステップ状制御電圧に変換するデジタル-アナログ変換器54とを具える。比較器42に供給された制御電圧は所定の包絡線プロフィールに一致するように成形された立上がり縁および立下がり縁を有さない。

【0016】図2に示す波形Aは電力増幅回路の出力を有する。包絡線の立上がり縁は立上がり余弦波形とほぼ同様にゆるやかに立上がる。波形Bは検出後に導出された信号の包絡線である。波形Cは制御信号源44によって発生したステップ状制御信号である。この制御信号の持続幅は検出された信号の持続幅よりも狭い。波形Dは差動増幅回路42の出力を包含する。最後に波形Eは積分器46の出力を包含する。波形Dのステップ状立上がり縁は積分器46および低域通過フィルタ48により遅延され、これにより特定のパルス成形回路を必要とすることなく波形Eの立上がり縁に所望のプロフィールを与えるようにする。

【0017】所望に応じ、低域通過フィルタ48は差動増幅回路42の出力端子と積分器46の入力端子との間に破線で示すように結合することができる。

【0018】乗算回路28は、IEEEジャーナル オブ ソリッド ステート サーキット、第SC-3巻、第4号、1968年12月、第365-372頁にバリーギルパートが発表した“サブナノセコンド応答による精密な4象限乗算器”(APrecise Four-Quadrant Multiplier with Subnanosecond Response)に記載された型の4象限乗算器を具える。

【0019】DCS1800仕様に対応する電力増幅器の場合には、この仕様の05.05章を制御ループが満足するために、3.2μsのループ時定数を与える積分

6

利得を用いることができる。さらに、低域通過フィルタ48には200kHzのカットオフ周波数を有する2次バターワース低域通過フィルタを設けることができる。最後に、乗算器48は30dBのダイナミックレンジを必要とする。

【0020】本発明は上述した例にのみ限定されるものではなく、要旨を変更しない範囲内で種々の変形および変更が可能である。

【図面の簡単な説明】

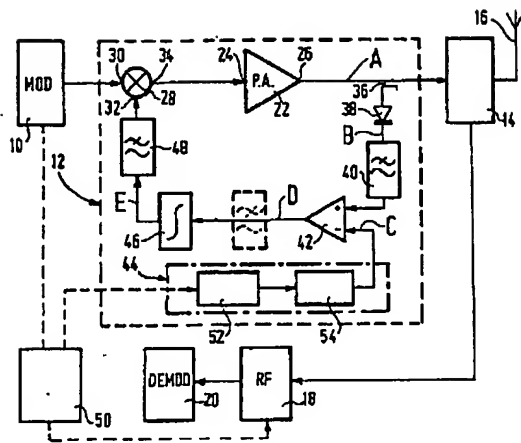
【図1】本発明による電力増幅器を具えるトランシーバの構成を示すブロック回路図である。

【図2】図1に示す回路図の種々の箇所に生ずる波形を示す特性図である。

【符号の説明】

- 10 変調器
- 12 電力増幅回路
- 14 送受切換器
- 16 アンテナ
- 18 無線周波区分
- 20 復調器
- 22 線形電力増幅器
- 24 入力端子(22)
- 26 出力端子(22)
- 28 乗算回路
- 30 第1入力端子(28)
- 32 第2入力端子(28)
- 34 出力端子(28)
- 36 方向性結合器
- 38 検出器
- 40 低域通過フィルタ
- 42 比較器(差動増幅器)
- 44 基準(制御)信号源
- 46 積分器
- 48 低域通過フィルタ
- 50 制御器
- 52 メモリ
- 54 デジタル-アナログ変換器

【図1】



【図2】

